

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EP0. All rts. reserv.

11854044

Basic Patent (No,Kind,Date): JP 6181369 A2 940628 <No. of Patents: 001>

**SEMICONDUCTOR DEVICE CIRCUIT BOARD AND MANUFACTURE THEREOF** (English)

Patent Assignee: SHINKO ELEC IND

Author (Inventor): KOYAMA TETSUYA; IIJIMA TAKAHIRO

IPC: \*H05K-001/03; H01L-023/12; H05K-001/16; H05K-003/38

CA Abstract No: \*121(18)219468J; 121(18)219468J

Derwent WPI Acc No: \*C 94-246491; C 94-246491

JAPIO Reference No: \*180518E000131; 180518E000131

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 6181369	A2	940628	JP 92353399	A	921211 (BASIC)

Priority Data (No,Kind,Date):

JP 92353399 A 921211

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

04537469   \*\*Image available\*\*

SEMICONDUCTOR DEVICE CIRCUIT BOARD AND MANUFACTURE THEREOF

PUB. NO.:       06-181369 [JP 6181369 A]

PUBLISHED:     June 28, 1994 (19940628)

INVENTOR(s):   KOYAMA TETSUYA

                  IIJIMA TAKAHIRO

APPLICANT(s):  SHINKO ELECTRIC IND CO LTD [416101] (A Japanese Company or  
  Corporation), JP (Japan)

APPL. NO.:     04-353399 [JP 92353399]

FILED:         December 11, 1992 (19921211)

INTL CLASS:    [5] H05K-001/03; H01L-023/12; H01L-023/12; H05K-001/16;  
                  H05K-003/38

JAPIO CLASS:   42.1 (ELECTRONICS -- Electronic Components); 42.2  
                  (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R002 (LASERS)

JOURNAL:       Section: E, Section No. 1612, Vol. 18, No. 518, Pg. 131,  
                  September 29, 1994 (19940929)

#### ABSTRACT

PURPOSE: To provide a circuit board wherein a thin film resistor uniform in resistance and a thin film capacitor uniform in electrostatic capacitance can be surely formed and which can be effectively utilized as a high frequency circuit board.

CONSTITUTION: A tantalum layer 12 or an aluminum layer is formed on the surface of a ceramic board 10 and subjected to an oxidation treatment for the formation of a tantalum oxide layer 14 or an alumina layer possessed of a smooth surface, and then a thin film resistor 16 is formed on the tantalum oxide layer 14 or the alumina layer as a base. A thin film resistor can be formed on an electrically insulating layer of polyimide or the like.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-181369

(43) 公開日 平成6年(1994)6月28日

(51) Int. Cl. <sup>5</sup>

識別記号

F I

H05K 1/03

B 7011-4E

H01L 23/12

301

Z 9355-4M

9355-4M

H01L 23/12

B

9355-4M

Q

審査請求 未請求 請求項の数5 (全5頁) 最終頁に続く

(21) 出願番号

特願平4-353399

(22) 出願日

平成4年(1992)12月11日

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舍利田711番地

(72) 発明者 小山 鉄也

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(72) 発明者 飯島 隆廣

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(74) 代理人 弁理士 綿貫 隆夫 (外1名)

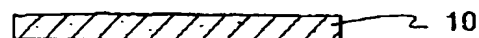
(54) 【発明の名称】 半導体装置用回路基板及びその製造方法

(57) 【要約】

【目的】 均一な抵抗値を有する薄膜抵抗、均一な静電容量値を有する薄膜コンデンサを確実に形成でき、高周波用回路基板としても有効に使用できる回路基板を提供する。

【構成】 セラミック基板10の表面にタンタル層12あるいはアルミニウム層を薄膜形成し、該タンタル層12あるいはアルミニウム層を酸化処理することによって平滑表面の酸化タンタル層14あるいはアルミナ層を形成した後、該酸化タンタル層14あるいはアルミナ層を下地として薄膜抵抗16を形成する。ポリイミド等の電氣的絶縁層に薄膜抵抗を形成することもできる。

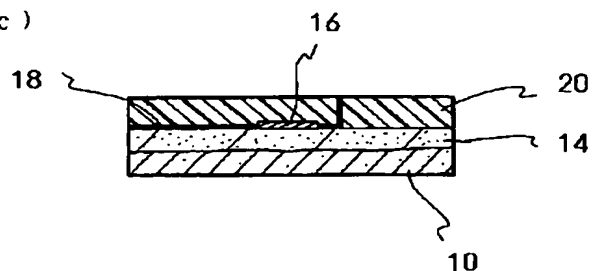
(a)



(b)



(c)



1

## 【特許請求の範囲】

【請求項 1】 セラミック基板の表面にタンタル層あるいはアルミニウム層が薄膜形成され、  
該タンタル層あるいはアルミニウム層の表面に該タンタル層あるいはアルミニウム層が酸化処理されてなる酸化タンタル層あるいはアルミナ層が形成され、  
該酸化タンタル層あるいはアルミナ層を下地として薄膜抵抗又は薄膜コンデンサが形成されたことを特徴とする半導体装置用回路基板。

【請求項 2】 セラミック基板の表面にタンタル層あるいはアルミニウム層を薄膜形成し、  
該タンタル層あるいはアルミニウム層を酸化処理することによって平滑表面の酸化タンタル層あるいはアルミナ層を形成した後、  
前記酸化タンタル層あるいはアルミナ層を下地として薄膜抵抗又は薄膜コンデンサを形成することを特徴とする半導体装置用回路基板の製造方法。

【請求項 3】 セラミック基板の表面にポリイミド等の電氣的絶縁性を有する材料がコーティングされて電氣的絶縁層が形成され、  
該電氣的絶縁層に配線パターンが形成されるとともに、  
該電氣的絶縁層を下地として薄膜抵抗又は薄膜コンデンサが形成されたことを特徴とする半導体装置用回路基板。

【請求項 4】 セラミック基板の表面にポリイミド等の電氣的絶縁性を有する材料をコーティングして電氣的絶縁層を形成し、  
該電氣的絶縁層に配線パターンを形成するとともに、前記電氣的絶縁層を下地として薄膜抵抗又は薄膜コンデンサを形成することを特徴とする半導体装置用回路基板の製造方法。

【請求項 5】 薄膜抵抗又は薄膜コンデンサを化学的にエッチングして抵抗値または静電容量値を調整することを特徴とする請求項 2 または 4 記載の半導体装置用回路基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は半導体装置用回路基板及びその製造方法に関する。

## 【0002】

【従来の技術】 半導体装置では基板表面に回路パターンを形成する際に抵抗体を設けることがあるが、このような抵抗体を設ける場合は別部品のチップ抵抗器を搭載する方法や、基板表面にじかに形成する場合は窒化タンタル等の抵抗物質をスパッタリングして基板表面に抵抗体を形成し、レーザートリミングによって抵抗値を調整して抵抗体とする方法が行われている。しかしながら、セラミック基板の表面にじかに抵抗体を設ける場合はセラミック基板の表面が粗面になっているため精度よく抵抗体をつくることができないという問題点があった。この

2

問題を解消する方法として、セラミック基板の表面にガラスグレーズ層を設けて下地を平滑面にしてから抵抗体を設けることが従来なされている。

【0003】 また、半導体装置の基板表面に回路パターンを形成する際にコンデンサを設けることも行われている。この場合も、別部品のチップコンデンサを搭載したり、基板表面にじかにコンデンサを形成したりすることが行われていた。しかしながら、セラミック基板にじかに薄膜コンデンサを形成する場合も、上記の抵抗体の場合と同様にセラミック基板が粗面であることによって精度よくコンデンサをつくることができないという問題点があり、同様にガラスグレーズ層を設けて下地を平滑面にしてから誘電体を設けることがなされている。

## 【0004】

【発明が解決しようとする課題】 ところで、高周波用の半導体装置にはポリイミド等の電氣的絶縁層を介して回路パターンを多層に形成した製品があるが、このような製品では抵抗体を薄膜で形成する必要があり、かつ精度よく抵抗値を制御する必要がある。このためには抵抗体を形成する下地を平滑に形成しなければならず、また下地としてポリイミド等の有機物を使用している場合にはレーザーによって有機物が損傷してしまうためレーザートリミングができないといった問題点がある。また、高周波用の半導体装置ではレーザートリミングによって抵抗体に切れ目を入れると信号の反射が生じることが問題になる。また、高周波用の半導体装置にコンデンサを薄膜で形成する際にもコンデンサの静電容量を精度よく制御することが問題になる。

【0005】 本発明はこれら問題点を解消すべくなされたものであり、その目的とするところは、セラミック基板の表面に抵抗体あるいはコンデンサを形成する場合に下地を容易に平滑面に形成できて薄膜抵抗あるいは薄膜コンデンサを精度よく形成でき、また電氣的絶縁層を介して多層に回路パターンを形成する場合にも容易に薄膜抵抗あるいは薄膜コンデンサが形成できる半導体装置用回路基板及びその製造方法を提供するにある。

## 【0006】

【課題を解決するための手段】 本発明は上記目的を達成するため次の構成を備える。すなわち、セラミック基板の表面にタンタル層あるいはアルミニウム層が薄膜形成され、該タンタル層あるいはアルミニウム層の表面に該タンタル層あるいはアルミニウム層が酸化処理されてなる酸化タンタル層あるいはアルミナ層が形成され、該酸化タンタル層あるいはアルミナ層を下地として薄膜抵抗又は薄膜コンデンサが形成されたことを特徴とする。また、セラミック基板の表面にタンタル層あるいはアルミニウム層を薄膜形成し、該タンタル層あるいはアルミニウム層を酸化処理することによって平滑表面の酸化タンタル層あるいはアルミナ層を形成した後、前記酸化タンタル層あるいはアルミナ層を下地として薄膜抵抗又は薄

50

膜コンデンサを形成することを特徴とする。また、セラミック基板の表面にポリイミド等の電氣的絶縁性を有する材料がコーティングされて電氣的絶縁層が形成され、該電氣的絶縁層に配線パターンが形成されるとともに、該電氣的絶縁層を下地として薄膜抵抗又は薄膜コンデンサが形成されたことを特徴とする。また、セラミック基板の表面にポリイミド等の電氣的絶縁性を有する材料をコーティングして電氣的絶縁層を形成し、該電氣的絶縁層に配線パターンを形成するとともに、前記電氣的絶縁層を下地として薄膜抵抗又は薄膜コンデンサを形成することを特徴とする。また、薄膜抵抗又は薄膜コンデンサを化学的にエッチングして抵抗値または静電容量値を調整することを特徴とする。

#### 【 0 0 0 7 】

【作用】セラミック基板に薄膜抵抗を形成する際に、セラミック基板上にタンタル層あるいはアルミニウム層を設けて酸化処理することによって、電氣的絶縁性を有し、かつ好適な表面平滑面を有する酸化タンタル層あるいはアルミナ層が得られ、これらを下地層として抵抗体を形成することによって抵抗値が均一で良質の薄膜抵抗を得ることができる。また、同様の下地層上に薄膜コンデンサを形成することによって、静電容量値が均一で良質の薄膜コンデンサを得ることができる。ポリイミド等の電氣的絶縁層を設けて抵抗体あるいはコンデンサを形成する場合は、電氣的絶縁層が良好な表面平滑性を有することから良質の薄膜抵抗あるいは薄膜コンデンサを容易に得ることができる。

#### 【 0 0 0 8 】

【実施例】以下、本発明の好適な実施例を添付図面に基づいて詳細に説明する。図 1 はセラミック基板の基板表面にじかに薄膜抵抗体を形成する実施例を示す。この実施例ではまず、薄膜抵抗体を形成するセラミック基板 1 0 の表面にスパッタリングによってタンタル層 1 2 を設け ( 図 1 ( b ) )、このタンタル層 1 2 に熱酸化処理を施すことによって酸化タンタル層 1 4 を形成した後、酸化タンタル層 1 4 を下地として薄膜抵抗 1 6 を形成する ( 図 1 ( c ) )。スパッタリングによって形成したタンタル層 1 2 の表面は粗面であるが、上記の熱酸化処理を施して酸化タンタル層 1 4 とすると表面が平滑面になる。

【 0 0 0 9 】酸化タンタル層 1 4 はその表面が平滑面に形成されることにより、良質の抵抗体を好適に形成することができる。たとえば、抵抗体として一般に使用されている窒化タンタルを使用する場合は、酸化タンタルとのなじみが良好であるという利点があり、上記の酸化タンタル層 1 4 に窒化タンタルを薄膜形成して薄膜抵抗 1 6 とすることができる。この場合、下地の酸化タンタル層 1 4 はレーザによって損傷されないからレーザトリミングによって薄膜抵抗の抵抗値を調整することができる。図 1 では薄膜抵抗 1 6 に配線パターン 1 8 を接続し、さらに上層に回路パターンを形成するためポリイミ

ドの電氣的絶縁層 2 0 を設けた状態を示す。

【 0 0 1 0 】上記実施例ではセラミック基板にタンタル層を設けて熱酸化処理を施すことにより抵抗体を形成する下地を平滑面に形成したが、タンタル層を形成するかわりに、たとえばスパッタリングあるいは蒸着法等でアルミニウム層を形成した後、このアルミニウム層を陽極酸化してアルミナ層とすることによって抵抗体の下地とすることもできる。緻密化したアルミナ層を形成することによって十分に平滑な下地とすることができる。

10 【 0 0 1 1 】上記のように抵抗体を形成する下地層として酸化タンタル層あるいはアルミナ層等を形成して薄膜抵抗を形成する方法によれば、従来のガラスグレーズ層を下地層とする場合に比べて下地層の平滑性が向上して抵抗体が均一に形成されること、ガラスグレーズ層に比べて下地層の厚さを薄くすることができること、酸化タンタル層の下地に対して窒化タンタルを用いて薄膜抵抗を形成する場合は同じ材料が使用でき、製造が容易になるといった利点がある。

20 【 0 0 1 2 】なお、上記例では基板上にタンタル層あるいはアルミニウム層を設けてから熱酸化処理を施すことによって平滑面を形成したが、平滑面に形成する方法としては、窒化アルミニウムあるいは酸化チタン等の絶縁体による層を基板上にあらかじめ形成し、これら絶縁層を加熱することによって平滑面にする方法も利用することができる。

【 0 0 1 3 】図 2 はポリイミド等の電氣的絶縁層 2 0 を積層して回路パターンを立体的に形成する場合に薄膜抵抗 1 6 を回路パターンにつくり込む実施例を示す。このような回路基板はポリイミド等の絶縁物質を薄膜状にコーティングして電氣的絶縁層 2 0 を形成し、電氣的絶縁層 2 0 の表面に回路パターンを形成するとともに層間の電氣的接続をとる操作を繰り返していくことによって形成される。薄膜抵抗 1 6 は電氣的絶縁層 2 0 の表面に抵抗体をスパッタリング等することによって薄膜形成する。この場合薄膜抵抗 1 6 はレーザエッチングできないから、化学的エッチングによってその抵抗値を調整する。薄膜抵抗 1 6 は電氣的絶縁層 2 0 の任意の層に形成することができる。

40 【 0 0 1 4 】図 3 は電氣的絶縁層 2 0 を介して回路パターンを立体的に形成する回路基板でレーザエッチングによって薄膜抵抗 1 6 の抵抗値を調節できるようにした実施例を示す。この実施例ではポリイミドの電氣的絶縁層 2 0 を積層して回路パターンを多層に形成した後、その最上層に酸化タンタル層 1 4 を形成し、この酸化タンタル層 1 4 の上に薄膜抵抗 1 6 を形成した。酸化タンタル層 1 4 は前記実施例と同様にタンタル層を形成した後、熱酸化によって形成する。この実施例の方法によれば薄膜抵抗 1 6 をレーザトリミングすることができ、上記実施例のように化学的エッチングによる方法に比べて容易にかつ正確に抵抗値を合わせることが可能になる。

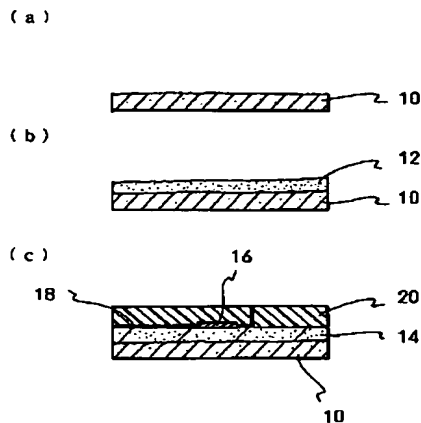
【 0 0 1 5 】

【発明の効果】本発明に係る半導体装置用回路基板及びその製造方法によれば、上述したように、薄膜抵抗を形成する下地の表面が容易に平滑表面として得ることができ、良質の薄膜抵抗又は薄膜コンデンサを形成することができる。これによって、高周波用の回路基板にも有効に使用できる優れた特性を有する半導体装置用回路基板を提供することができる。また、ポリイミド等の電氣的絶縁層に薄膜抵抗又は薄膜コンデンサをつくることによって多層の回路パターンを有する回路基板の製造にも好適に適用することができる等の著効を奏する。

【図面の簡単な説明】

【図 1】半導体装置用回路基板の製造方法を示す説明図

【図 1】



である。

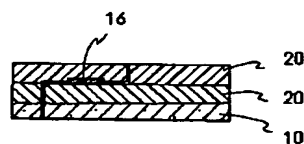
【図 2】半導体装置用回路基板の製造例を示す説明図である。

【図 3】半導体装置用回路基板の他の製造例を示す説明図である。

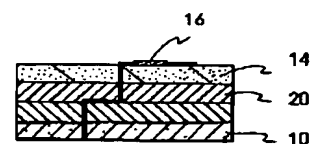
【符号の説明】

- 1 0 セラミック基板
- 1 2 タンタル層
- 1 4 酸化タンタル層
- 1 6 薄膜抵抗
- 1 8 配線パターン
- 2 0 電氣的絶縁層

【図 2】



【図 3】



【手続補正書】

【提出日】平成 5 年 4 月 1 2 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

【補正方法】変更

【補正内容】

【 0 0 1 0 】上記実施例ではセラミック基板にタンタル層を設けて熱酸化処理を施すことにより抵抗体を形成する下地を平滑面に形成したが、タンタル層を形成するかわりに、たとえばスパッタリングあるいは蒸着法等でアルミニウム層を形成した後、このアルミニウム層を陽極酸化してアルミナ層とすることによって抵抗体の下地とすることもできる。緻密化したアルミナ層を形成することによって十分に平滑な下地とすることができる。なお、反応性スパッタリング法によりセラミック基板に直接、酸化タンタル層、アルミナ層を形成することができる。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 3

【補正方法】変更

【補正内容】

【 0 0 1 3 】図 2 はポリイミド等の電氣的絶縁層 2 0 を積層して回路パターンを立体的に形成する場合に薄膜抵抗 1 6 を回路パターンにつくり込む実施例を示す。このような回路基板はポリイミド等の絶縁物質を薄膜状にコーティングして電氣的絶縁層 2 0 を形成し、電氣的絶縁層 2 0 の表面に回路パターンを形成するとともに層間の電氣的接続をとる操作を繰り返していくことによって形成される。薄膜抵抗 1 6 は電氣的絶縁層 2 0 の表面に抵抗体をスパッタリング等することによって薄膜形成する。この場合薄膜抵抗 1 6 はレーザートリミングできないから、化学的エッチングによってその抵抗値を調整する。薄膜抵抗 1 6 は電氣的絶縁層 2 0 の任意の層に形成することができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 4

## 【補正方法】変更

## 【補正内容】

【 0 0 1 4 】 図 3 は電氣的絶縁層 2 0 を介して回路パターンを立体的に形成する回路基板でレーザートリミングによって薄膜抵抗 1 6 の抵抗値を調節できるようにした実施例を示す。この実施例ではポリイミドの電氣的絶縁層 2 0 を積層して回路パターンを多層に形成した後、その

最上層に酸化タンタル層 1 4 を形成し、この酸化タンタル層 1 4 の上に薄膜抵抗 1 6 を形成した。酸化タンタル層 1 4 は前記実施例と同様にタンタル層を形成した後、熱酸化によって形成する。この実施例の方法によれば薄膜抵抗 1 6 をレーザートリミングすることができ、上記実施例のように化学的エッチングによる方法にくらべて容易にかつ正確に抵抗値を合わせることが可能になる。

---

フロントページの続き

(51) Int. Cl.<sup>5</sup>

H 0 5 K 1/16

3/38

識別記号

庁内整理番号

F I

技術表示箇所

C 6921-4E

D 6921-4E

A 7011-4E